



 Commodore 128

READ ONLY MEMORY

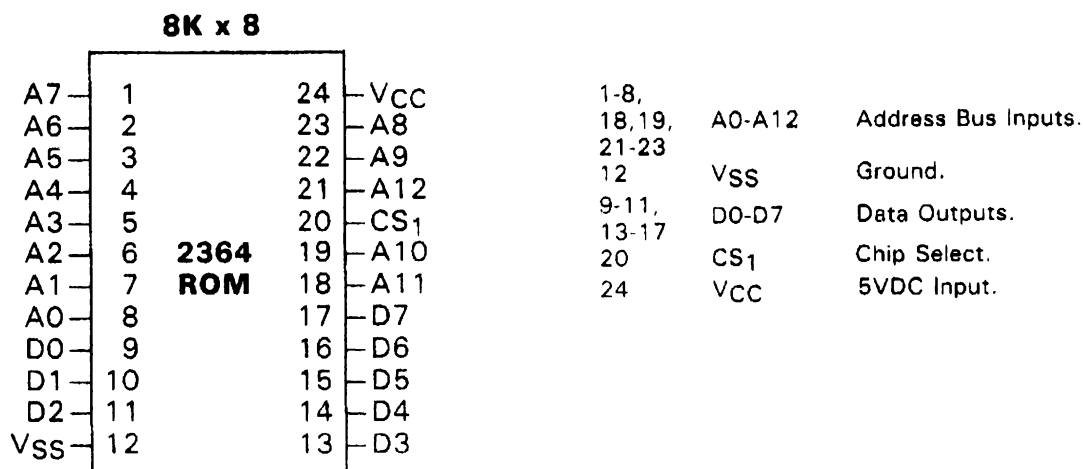
FOLD OUT SCHEMATIC SHEETS 3 AND 4, PAGES 66 AND 67, FOR EASY REFERENCE.

In C64 mode, the operating system resides in 16K of ROM, which includes approximately 8K for Kernal and 8K for Basic. In C128 mode, the operating system resides in 48K of ROM and includes advanced Kernal and Basic features. The Kernal, by definition, is the general operating system of the computer, with fixed entry points into usable subroutines. The entry table for the Kernal is located in memory at addresses \$FF40 - \$FFF9, excluding of course the MMU registers at \$FF00 - \$FF04. There is also a CHARACTER ROM, 8K x 8, which resides on the Shared Bus, shared by the VIC chip and the processor. The C64 OS ROM is wired so as to appear as two chunks of non-contiguous ROM, copying the actual C64 ROM memory map. Provision is included to handle system ROM as either four 16K x 8 ROMs or as two 32K x 8 ROMs. All internal C128 function ROMs will be the 32K x 8 variety.

Rom Banking

Refer to the **MMU Register Map** on page 20. Note that the Configuration Register (CR) controls the type of ROM or RAM seen in a given address location. Dependent on the contents of the CR, ROM may be enabled and disabled to attain the most useful configuration for the application at hand. ROM is enabled in three memory areas in C128 mode, each consisting of 16K of address space. The lower ROM may be defined as RAM or System ROM, the upper two ROMs may be System ROM, Function ROM, Cartridge ROM, or RAM. In C64 mode the C64 memory mapping rules apply, which are primitive compared to those used in C128 mode. C64 ROM is banked as two 8K sections, BASIC and KERNAL, according to the page zero port and the cartridge in place at the time. No free banking can take place when a cartridge is in place.

In the C128, if an address falls into the range of an enabled ROM, the MMU will communicate the status of ROM to the PLA decoder via the Memory Status lines. Essentially, the MMU looks up in the Configuration Register which ROM or RAM is set. The various combinations possible are shown on the **C128 Memory Map** found on page 11. The banking scheme, the way it is implemented, allows up to 32K of internal, bankable ROM for use such as Function Key Applications programs, and will support 32K of external bankable ROM. Various combinations of ROM are possible, and can be noted by studying the configurations for the Configuration Register.



ADRESSER

Du har allerede i komponentlisten set hvilke adresser du benytter til I/O-porten. Ønsker du et kald til Centronicsprinter direkte, skal data pokes ud på adresse 57095 (med jumper-lus i "9") og strobe sendes ud på 57091. Hvis du har valgt jumper "8" i stedet, er data på adresse 56839 og strobe ligger på 56835. EKSEMPEL:

POKE 57095,10 : POKE 57091,1 giver lineskift

Adressen står fast, men strobe (1) behøver blot et kald. Ønskes kontrol for busy før skrivning læses adresse 57095:

IF PEEK (57095) = 254 THEN (retur i samme linie)

EPROM'er: SOFTWARE TIL C64/C128

Der findes et utal af programmer til C64 (og dermed også til 128'eren) på EPROM. Jostykit kan ikke hamle op med dette udbud. Hvis du vil lave egne programmer og selv placere dem i EPROM'er, må du gøre det professionelt eller melde dig ind i de brugerklubber, som har det nødvendige specialudstyr og erfaringen.

LYSDIODER OG KONTAKTER ?

Hvis du benytter AT364 til styring, skal du lade computeren tage imod dine kontaktimpulser og lade den styre små lamper, dioder og relæer. Den store powerport for 8 ind- og udgange - AT388 - løser nok mange af dine problemer til styring. Den har skrueterminaler for direkte tilslutning af alle jævn- og vekselspændinger og klarer alt fra elektrisk tog, til blomstervanding i sommerferien eller styring af varmeanlægget. AT364 kobles sammen til AF388 med et 2x20-pol HUN-stik med 20-pol fladkabel.

PC64-364 EPROM

De første 250 kunder får en EPROM til AT364 med gratis. Den anbringes i soklen IC12. Når maskinen tændes med denne EPROM i soklen, vil den undersøge hvilket program der ligger. Hvis det er Jostykit's start-up program, vil dette køres. Startopprogrammet displayer derefter de efterfølgende EPROM-programmer - både basic og maskinkode. I din PS64-364 giver Jostykit dig valget mellem 1) I/O-styringsprogram, 2) Centronics-printer program og 3) Teledata program (som du først kan få glæde af når du anskaffer AT380 modem. Du vælger ved at trykke nummeret for det aktuelle program. Derefter kører din maskine dette program til du slukker - og du kan først igen vælge når din maskine har været slukket.

5

FOR PROFESIONELLE..... (med egen eprom-brænder).....

AT364 vælger sin eprom ved bank-switching. Derfor kan du proppe de fleste EPROM'er eller kopier af software i EPROM (Typerne 2764 til 2x 27256) i din AT364-port. De kører hvis der er noget program. F.eks. vil COMAL80 starte fordi programmet fra adresse 0000 i EPROM indeholder koden CBM 64 - I HEX: XL XH YL YH C3 C2 CD 20 36 34 - hvor X er Low/High byte for maskinkodestart og Y er Low/High-byte for hardware interrupt - efterfulgt af ASCII tegnene for CBM64 (space).

Det samme indhold har Jostykit's PC64-364-EPROM. Derfor vil også DEN starte Commodore-64.

Jostykit's program er ikke COMAL80, men et DIRECTORY-program efterfulgt af diverse andre programmer. Disse programmer startes op fra DIRECTORY hvis de indeholder en ny slags kode: HEX-tallene for CD 85 = C3 C4 A0 38 35.

Derefter følger 16 HEX-bytes med et valgfrit navn. Dåben af de medfølgende programmer er sket hos Jostykit - men du kan gøre ligeså, hvis du har en EPROM-brænder.

Efter start-byte og navnebyte følger en fast vektor på længden 8 byte med følgende betydninger:

A:	00-03	EPROM-søjle a' 16Kbyte blok 1-4, medlev. 27128 er 1 blok. En 27256 er 2 blokke og 2 stk er 4 blk.
B:	00-FF	LOW-byte af et EPROM-program's startadresse set fra maskinens side.
C:	80-BF	HIGH-byte af EPROM-programmet set fra CBM'ens side (som low-byte).
D:	00-FF	LOW-byte af EPROM-program's slutadresse set fra CBM'ens side.
E:	80-BF	HIGH-byte af EPROM-program's slutadresse set fra CBM'ens side.
F:	00-FF	LOW-byte af den adresse programmet skal køres på i CBM'64'eren.
G:	00-FF	HIGH-byte af den adresse programmet skal køres på i CBM'en.
H:	00 el. FF	00=Basic, FF=Maskinkode

Derefter skal der indføres endnu 8 byte som startfunktion. Maskinen læser selv de 8 bytes, ganske som du selv ville skrive dem fra dit keyboard - selvfølgelig i CBM/ASCII (se din manual).

Du kan f.eks. placere tegnene: R-U-N-SPACE-SPACE-SPACE-SPACE-SPACE. Der skal være SPACE (HEX=20) for tomme kommandoer. Derefter indlægges dit program i EPROM. Har du i forvejen et program må det lægges ind i din EPROM-brænders RAM-område. Det gøres ved hjælp af en maskinkode monitor (CBM's egen

6

MONITOR-program for maskinkode). Et basicprogram ligger i naturen fra HEX: 0800 i CBM'en. Det overføres til brænderens position med en normal TRANSFER-kommando. EN CD-brænder ligger på HEX: 4000 til 8000 (gl.version kun for 2716/32/64/128), men den nye version ligger fra 2000 til A000 (den version med 2716 til 27256 I).

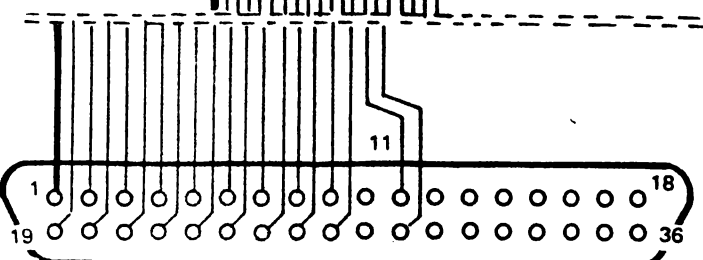
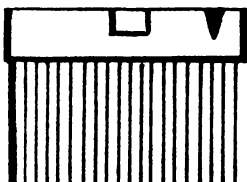
Maskinkode ligger hvorsomhelst i en CBM IIIII, så derfor må du virkelig vide noget om det program du vil overføre, hvis det er MC.

Overførsel f.eks. af SPIL fra disk/kassette indebærer derfor 2 vanskeligheder: Dels skal programmet kunne stoppes (el.evt. køres ind via en MC-monitor), og dels skal det kunne decifres med en disassembler. Det gøres ofte ved at loadere (rensere) hele hukommelsen med HEX = 00 og så se hvad det ukendte program load'er ind.

Men som sagt - det er en opgave for prof's...

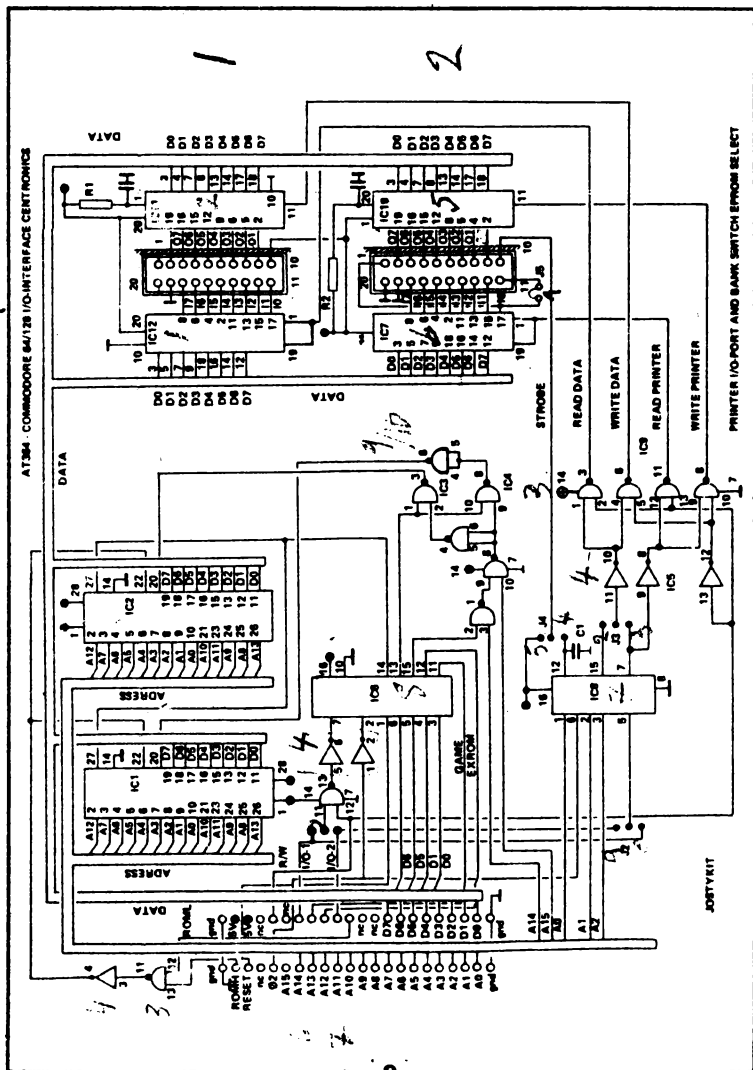
JOSTYKIT 1985

DDIL2010 til PRINTERPORT



CENTRONICS PRINTERBØSNING SET FRA PLUG-SIDE

7



8

IC11 EPROM Ikke nødvendig - se tekst
 IC12 EPROM Ikke nødvendig - ilg.type-medfølger i introduktionsperioden. En system-EPROM med indeks, I/O-styring for demonstration, Centronics printerstyring (men ikke kabel for printer) og et teletext modem program for AT380 (som du kan få gennem din forhandler, hvis du senere vil køre teletext modem).

Du kan nu afprøve dit I/O-print direkte i Cartridge-porten på CBM64 med de medfølgende programmer i EPROM-form (kun i introduktionsperioden). Du må KUN isætte din AT364 hvis du er HELT sikker på korrekt montering og KUN når maskinen er slukket. Når din CBM64 (eller 128) tændes, skal du efter nogen sekunder se et helt nyt startbillede. Det giver dig valget mellem 3-programmer: I/O-styring fra port 1 og 2, eller: Printerstyring for Centronicsprintere - med lidt forklaring på hvordan du skriver fra AT364 I/O-porten og endelig: et modem Teletext program til modem som f.eks. AT380 (ikke P & T godkendt).

INDBYGNING

Du har fået en kasse med til din byggesæt. Det er rent faktisk en original Commodore-kasse, men da Jostykit har presset så meget ind i den lille æske, må du indstille dig på lidt mekanisk bearbejdning. For det første skal du klippe og skære de to afstandsstag indeni plastskallerne helt bort. Derefter skærer med kniv eller løvsav ud i enden på de to skaller, så I/O-bøsningerne fylder lige meget i begge halvdele. Derefter skærer du lidt af de tynde afstandsriller indeni kassen, så printet kan dumpes 5mm ned i underste skal. Selvom printet derved kommer til at sidde lidt skævt, kan det nemt komme ind i din computer. Når din kasse er omhyggeligt tilpasset og udskåret, kan du trykke de to skaller sammen. Du skiller dem ad ved at rive godt til foran ved printet.

LEDNINGER

Din forhandler har stik og ledninger til de to I/O-porte. Normalt vil du kunne få 3 typer:

- A: 20-pol kabelkonnektor hunstik m.1 meter fri ledning,
- B: 20-pol kabelkonnektor med stik i begge ender - 1 meter og
- C: 20-pol Centronics printerkabel.

Ud over disse muligheder, kan du selvfølgelig få lavet hvad som helst til din I/O-port. Næsten alle Jostykit forhandlere lagerfører den benyttede type han og hunstik. Derimod må du ofte selv klemme stik og bøsninger på fladkablerne (kan gøres med forsigtighed i en skruestik.

4

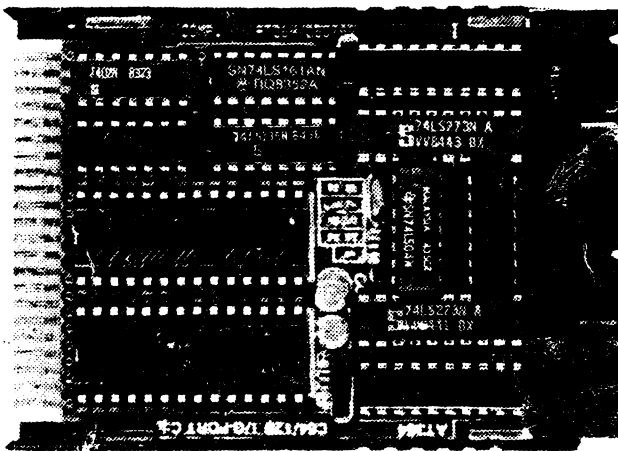


Ⓜ

03-14/200

AT364

COMMODORE64/128 I/O-PORT & RAM-MODUL



DATA Driftsspænding/strøm5V/100(300mA)
 EPROM kapacitet. 8-64Kbyte

IDE AT364 er et CBM64/128 Cartridge modul med 2 INPUT-OUTPUT porte hvoraf den ene kan benyttes som printer-udgang efter Centronic's standard. Modulet har endvidere 2 sokler for EPROM programkapsler til typerne 2764/27128 og 27256. Det giver tilsammen en total kapacitet på 64Kbyte.

1

KOMPONENTLISTE

AT364

AT364 er ikke en konstruktion for begyndere. Hvis dette byggesæt er dit første, må du have hjælp til monteringen. Lodningerne er små og mange, og fejltagelser er næsten umulige at rette. Kontrol og fejl-søgning er kostbar og kan ofte ende med i kassering af hele konstruktionen!

SOKLER

Start med at montere de 12 sokler for IC-kredse. Hver sokkel skal vendes med endehakket som angivet på printet, og du må kontrollere at ALLE sokkelben kommer gennem hullerne før lodning. Der er stor fare for at et ben bukkes ind under en sokkel. Når soklerne er monteret er visuel fejlsøgning næsten umulig.

Monter kun en sokkel ad gangen. Lod to diagonale ben og klip så alle benene af tæt til printet med en ny, lille og meget skarp skævbider. lod derefter samtidig på hvert ben ved samtidig tilførsel af højst 1mm loddetin (1mm tyk elektronikloddetin).

Lodningerne skal lige netop suge tinnet ned i hullet. AT364 printet er dobbeltside gennempletteret. Derfor skal du kun montere fra komponentsiden og lodde fra den umærkede side. Hullerne er foret med kobber og må ikke bores op!

BØSNINGER

De to 20-pols printbøsninger for I/O-udgangene skal monteres tæt til printet. Lod 2 diagonale ben, klip resten af tæt til printet og lod så resten af benene. Lodningen tager 2-3 sekunder for hvert ben, da benene suger lidt mere varme end IC-soklerne. Men tilføj ikke mere tin end ved montering af IC-soklerne.

ANDRE KOMPONENTER

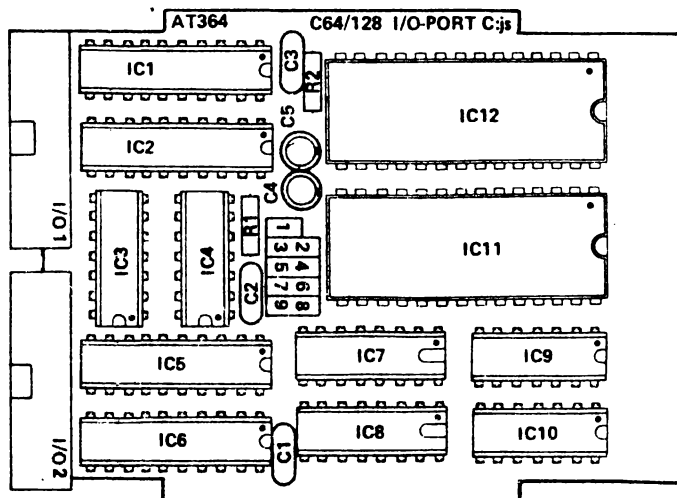
Nr.	Værdi	Benævnelse
R1	1 kohm	modstand - brun, sort, rød, guld
R2	1 kohm	modstand - brun, sort, rød, guld
C1	47nF	polyesterkondensator - mærket 0,047uF
C2	100pF	keramisk kondensator - mærket n10
C3	47nF	polyesterkondensator - mærket 0,047uF
C4	4.7uF	elektrolytkondensator - vendes med minus m.streg
C5	4.7uF	elektrolytkondensator - vendes som C4
1	—	lus - monteres hvis du skal benytte I/O-2 porten som I/O-port. Til printer monteres ikke noget her!
2	—	lus hvis I/O-1 port adresseres til 57088 (peek el. poke)
3	—	lus hvis I/O-1 port adresseres til 57095 (peek el. poke)
4	—	lus hvis I/O-2 skal benyttes til Centronics printer
5	—	lus hvis I/O-2 skal benyttes som alm. I/O-port
6	—	lus hvis eprom-select er 56832 (normalt)
7	—	lus hvis eprom-select er 57088 (normalt IKKE)

2

- 8 — lus hvis I/O-portene ønskes fryttet 256 bit ned
- 9 — lus hvis I/O-porte skal være 56088 el. 57095 (plus 7)

Derefter er AT364 klar til montering af IC-kredse. De store EPROM'er på IC11/12's plads er ikke nødvendige for portens funktion. PAS NU GODT PÅ at isætte dine IC-kredse uden at ombukke benene og vend dem med endehakket eller prikken, som vist på komponent-placeringsstegningen! Er du uheldig kan både port og computer ødelægges:

IC1	74LS244	IC-kreds - 8-bit indgang I/O-1 - vendes rigtigt!
IC2	74LS273	IC-kreds - 8-bit udgang I/O-1 - vendes rigtigt!
IC3	74LS00	IC-kreds - select gate for I/O - vendes rigtigt!
IC4	74LS04	IC-kreds - select gate for I/O - vendes rigtigt!
IC5	74LS273	IC-kreds - 8-bit udgang I/O-2 - vendes rigtigt!
IC6	74LS244	IC-kreds - 8-bit indgang I/O-2 - vendes rigtigt!
IC7	74LS138	IC-kreds - adressevælger - vendes rigtigt!
IC8	74LS161	IC-kreds - hukommelsesvælger f.eprom - vendes r.!
IC9	74LS00	IC-kreds - hukommelsesvalg - vendes rigtigt!
IC10	74LS02	IC-kreds - hukommelsesvalg - vendes rigtigt!



3

COMMODORE 128

PERSONAL COMPUTER

GENERAL FEATURES

- Advanced Styling • 100% Compatible with Commodore 64
- Built-in, Easy to Use DOS support • RAM Expandable up to 512K RAM Using RAM Disk Option • Upper and Lower Case Character Set
- Built-in BASIC • 3 Separate Modes of Operation

64 MODE

- 3502 Microprocessor (6502/6510 Compatible) • 6581 Sound Interface Chip • 64K RAM • 16K ROM • BASIC 2.0 • 40 x 25 Lines (320 x 200 resolution) • 16 Colors + 8 Sprites

128 MODE

- 8502 Microprocessor (6502/6510 Compatible)
- 6581 Sound Interface Chip • 128K RAM (Expandable to 512K Using RAM Disk Option) • 48K ROM + 16K ROM for DOS Support
- BASIC 7.0 • Machine Language Monitor • 40 x 25 Lines (320 x 200 resolution) • 80 x 25 Lines (640 x 200 resolution) • 16 Colors + 8 Sprites (40 Column Only)

CP/M MODE

- Z80 Microprocessor • CP/M[†] Plus Version 3.0
- 128K RAM (Expandable to 512K Using RAM Disk Option)
- 40 x 25 Lines (320 x 200 resolution) • 80 x 25 Lines (640 x 200 resolution) • 16 Colors

KEYBOARD

- Full Size Typewriter Style • 92 Keys • 14 Key Numeric Keypad
- 8 Programmable Function Keys • 6 Cursor Keys • Help Key
- 40/80 Column Key • No Scroll • Line Feed • Escape • Tab
- Cap Lock • Alt (Not all accessible in 64 Mode)

INPUTS/OUTPUTS

- User Port
- Cassette Port
- RF/TV Port
- Audio Input
- Composite Video
- Serial Port
- 2 Game Ports
- Cartridge Port
- Audio Output
- Digital RGBI Video

RECOMMENDED PERIPHERALS

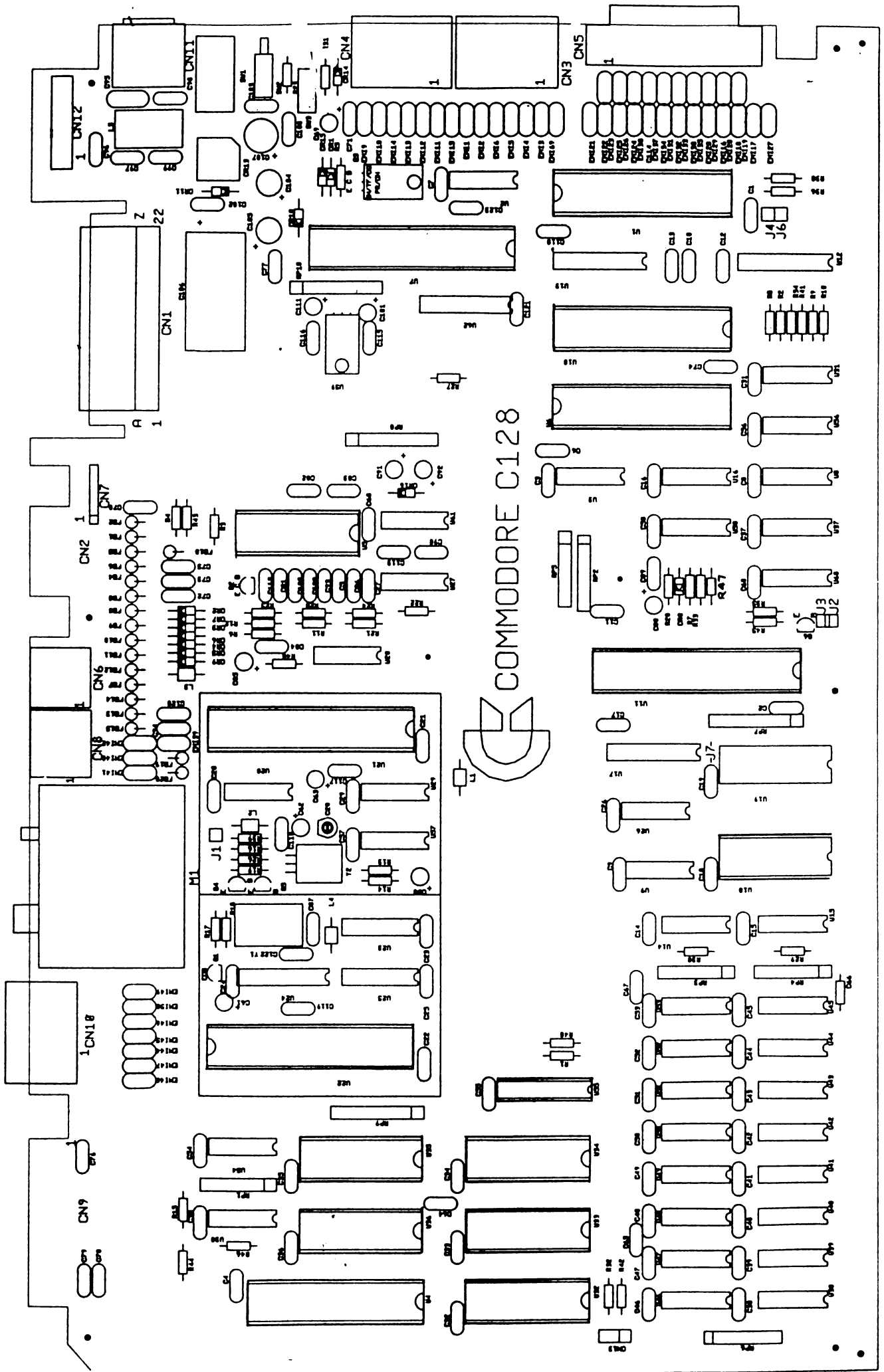
- MPS 802, MPS 803, MPS 1000 Printers
- 1541, 1571 Single Disk Drive
- 1901 Monochrome Monitor • 1902 Digital RGBI Color Monitor
- 1660 and 1670 Modems • Fully Compatible with Commodore 64 Software and Accessories in 64 Mode

POWER REQUIREMENTS

- 117 Volts AC, 60 Hz, 15 Watts

†Specifications subject to change without notice

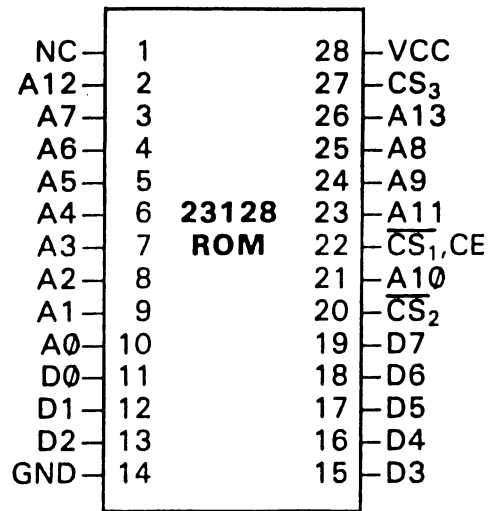
*CP/M is a registered trademark of Digital Research, Inc.



BOARD LAYOUT
PCR ASSY #210370 Revision 6

READ ONLY MEMORY

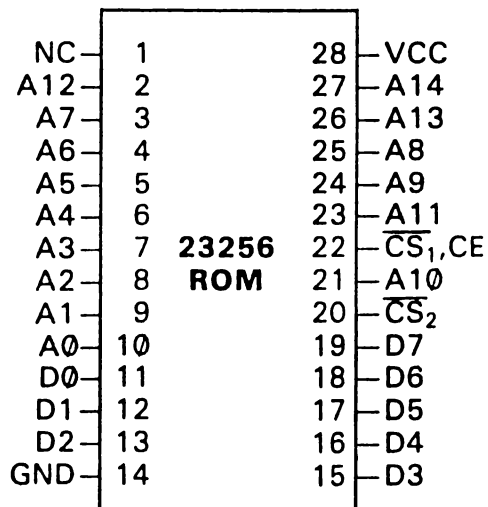
PIN CONFIGURATION



16K x 8 ROM

1	NC	Not Connected.
2-10, 21, 23-26	A0-A13	Address Bus Inputs.
11-13, 15-19	D0-D7	Data Outputs.
14	GND	Ground.
20	CS ₂	Chip Select.
22	CS ₁ , CE	Output Enable.
27	CS ₃	Program Enable.
28	VCC	5VDC Input.

PIN CONFIGURATION



32K x 8 ROM

1	NC	Not Connected.
2-10, 21, 23-27	A0-A14	Address Bus Inputs.
11-13, 15-19	D0-D7	Data Outputs.
14	GND	Ground.
20	CS ₂	Chip Select.
22	CS ₁ , CE	Output Enable.
28	VCC	5VDC Input.

8 5 6 4

8 5 6 6

DER 8564 VIDEO INTERFACE CHIP 8566 PAL
----- 8564 NTSC

Der 8564 VIC umfaßt alle Möglichkeiten des früheren 6569 VIC, einschließlich hochauflösender bit mapped Graphik und bewegbaren Bildblöcken. Er ermöglicht zudem die erweiterte Keyboardkennung des 128ers. Die Registeraufteilung ist aufwärts kompatibel mit der des alten VICs; daher volle Kompatibilität im 64er - Modus.

Spannungsversorgung: 5 V!

Die zusätzlichen 12V des 6569 fallen beim 8564 weg.

Gehäuse: 48 pin dual-in-line

Die Betriebsarten des 6569 sind im Commodore-Buch

"Alles über den Commodore C 64"

ausführlich beschrieben, deshalb hier nur kurz erwähnt:

1. Standardzeichen
2. Mehrfarbige Zeichen
3. Erweiterte Farbe
4. STANDARD BIT MAP Modus
5. Multicolor BIT MAP Modus
6. Bewegliche Objekte
7. Vergrößerung beweglicher Objekte
8. Priorität beweglicher Objekte
9. Erkennung von Kollisionen
10. Bildschirm abschalten
11. Auswahl der Reihen und Spalten
12. Scrolling
13. Light Pen
14. Rasterregister
15. Interruptregister
16. Refresh für D-RAM'S

8 5 6 6

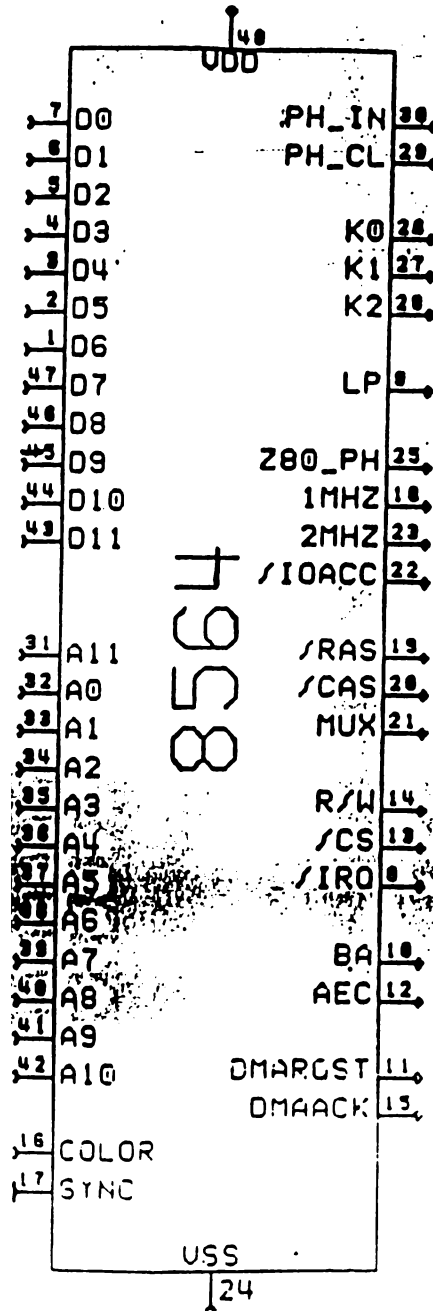


Figure 7-1. The 8564 VIC Chip

Zusätzliche Betriebsarten des 8564:

8566

A. Erweiterte Keyboard-Kennung:

Der 8564 enthält ein Keyboard-Control-Register, das eine Abtastung der drei zusätzlichen Keyboard-Control-Leitungen K_0 , K_1 und K_2 erlaubt. In diesem Register (Register 47) entsprechen die Bits 0-2 den Ausgangsleitungen K_0 - K_2 , während bit 3-7 ungenutzt bleiben.

B. 2 MHz Operation

Das Register 48 des VIC erlaubt dem 128 System auf 2 MHz zu arbeiten. Diese Arbeitsgeschwindigkeit erlaubt jedoch nicht, den VIC als Video Prozessor zu betreiben. Bit 0 in Register 48 gesetzt, ermöglicht 2 MHz. Der μ Prozessor benutzt dann den ganzen Zyklus lang den Bus, während VIC nur für D-RAM-Refresh und DMA-Entscheidungen zuständig ist.

Bei I/O Zugriffen und während der Refresh-Zeit wird der Systemtakt auf 1 MHz herabgesetzt, ungeachtet des Zustands von Bit 0 Reg. 48. Wird dieses Bit auf 0 zurückgesetzt, arbeitet das System wieder auf 1 MHz permanent.

Bit 1 dieses Registers muß für normale Betriebsarten auf 0 gesetzt sein. Alle anderen Bits bleiben ungenutzt.

C. Systemtaktkontrolle

Der neue VIC generiert verschiedene Takte, die im 128er System verwendet werden.

Der Haupttakt ist 1 MHz. Die meisten Bus- und alle I/O-Operationen finden Synchron zu diesem Takt statt. Die zweite Taktfrequenz ist 2 MHz. Diese Frequenz taktet selektierte Systemkomponenten, so z. B. den Prozessor im 2 MHz Modus. Der VIC überwacht den IOACC Eingang, der einen Zugriff eines I/O chips anzeigt. Falls dieser Zugriff erlaubt ist, dehnt er den 2 MHz Takt, um alle 2 MHz Komponenten zu synchronisieren. Der dritte Takt ist der 4 MHz-Takt des Z-80.

Dieser Takt ist jedoch nur während der Low-Phase des 1 MHz-taktes aktiv.

Signalbeschreibung:

8566

- D_0-D_7 : Bidirektionaler Datenbus zwischen VIC und Prozessor; auf diesen Bus kann nur zugegriffen werden, wenn $AEC=high$ ist.
Pinbelegung: PIN 1 - 7 + PIN 47
- D_8-D_{11} : Erweiterter Datenbus zur Kommunikation mit dem Color-RAM. Zugriff bei $AEC=high$ Pin 43-47.
- Chip select, wird zur Auswahl des VIC vom Prozessor benutzt. Nur bei $AEC=high$ beachtet. PIN 13.
- R/W: Zusammen mit CS. High: Daten werden gelesen; Low: Daten werden geschrieben.
PIN 14.
- $A_0 - A_6$: Multiplexte Adressen
Während der ROW-Zeit liegen $A_0 - A_6$ an, während der Column Zeit liegen A_8-A_{13} an A_0-A_5 ; A_6 wird high gehalten. Während der Prozessor liest oder schreibt dienen A_0-A_5 als Adresseingänge die bei der fallenden Flanke von RAS zwischenspeichern.
PIN 32-38
- A_7-A_{10} : Statische Adressleitungen für nicht multiplexte VIC-Speicher Zugriffe, wie z. B. auf Charakter ROM und Color RAM.
PIN 39 - 42.
- 1 MHz clock. Alle System-Bus Aktivitäten beziehen sich auf diesen Takt.
PIN 18.
- 2 MHz: Wechselnder System-Takt, entweder 1 MHz oder 2 MHz.
PIN 23.
- Z-80 Phi: 4 MHz Z-80 Takt.
PIN 25.
- IOACC: Von PLA. Zeigt einen I/O chip Zugriff an, um den Takt zu dehnen.
PIN 22
- RAS: ROW Adress-Takt für D-RAMs.
PIN 19.
- CAS: Column Adress-Takt
PIN 20

- Mux:
Kontrollsignal für Adressenumschaltung
PIN 21
- IRQ Interrupt-Ausgang zeigt an, daß von einer internen Interruptquelle ein Interrupt ausgelöst wird. Dieser PIN benötigt einen Pullup-Widerstand.
PIN 8.
- AEC: Adress-Freigabe-Kontrolle
High gibt den geteilten Bus für den Prozessor frei,
low für VIC.
PIN 12
- SYNC: Dieser Ausgang liefert die Information für die Luminanz, Synchronisation und Video-Daten.
PIN 29.
- COLOR: Ausgang enthält alle farbbezogenen Informationen. Ausgang sollte bei NC Betrieb über einen Transistor gegen Masse verbunden werden.
PIN 16

7.3.1 Absolute Maximum Ratings

The chart below illustrates the absolute maximum ratings for the new VIC chip:

<u>Item</u>	<u>Symbol</u>	<u>Range</u>	<u>Unit</u>
Input Voltage	V_{in}	-0.5 to +7.0	Vdc
Supply Voltage	V_{cc}	-0.5 to +7.0	Vdc
Operating Temperature	T_a	0 to 75	°C
Storage Temperature	T_{st}	-65 to 150	°C

7.3.2 Maximum Operating Specifications

Below is a list of the maximum operating specifications for the new VIC chip:

<u>Item</u>	<u>Symbol</u>	<u>Range</u>	<u>Unit</u>
Power Supply Variance	V_{cc}	$5.0 \pm 5\%$	Vdc
Input Leakage Current	I_I	-1.0	μA
Input High Voltage	V_{IH}	$V_{ss}+2.0$ to V_{cc}	Vdc
Input Low Voltage	V_{IL}	$V_{ss}-0.5$ to $V_{ss}+0.8$	Vdc
Output High Voltage ($I_{OH}=-200\mu A$, $V_{cc}=5.0 \pm 5\%$ Vdc)	V_{OH}	$V_{ss}+2.4$	Vdc
Output Low Voltage ($I_{OL}=-3.2mA$, $V_{cc}=5.0 \pm 5\%$ Vdc)	V_{OL}	$V_{ss}+0.4$	Vdc
Max Power Supply Current	I_{cc}	200	mA

8563

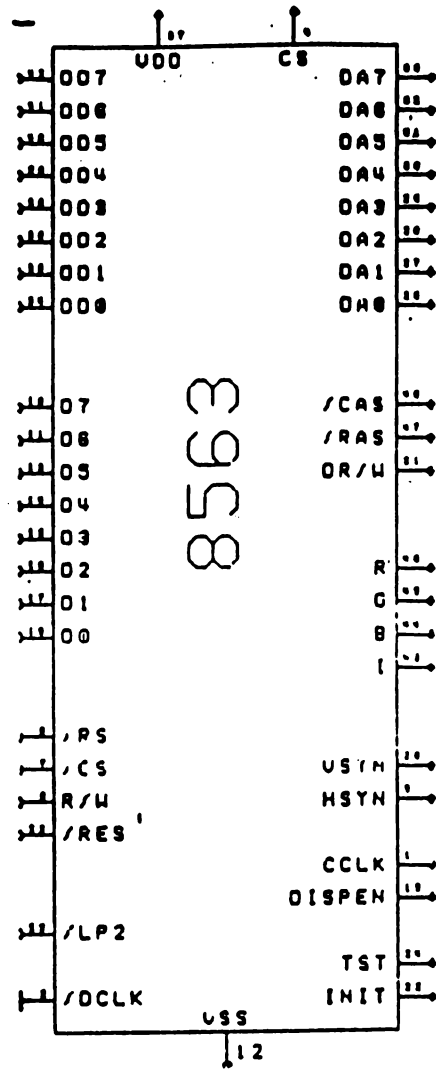


Figure 8-2. The 8563 Chip

Der 8563 Videocontroller

Der 8563 ist ein Text-Anzeige-Chip, der die nötige Logik für die Bildpunktfrequenz beinhaltet, die der 80 Zeichen RGBI-Videobetrieb erfordert.

Text, Charakter und Attribut-Informationen sind bis zu 64 K D-RAMs adressierbar. Für diesen eigenen Speicher stellt der Chip RAS, CAS, Write Enable, Adressenleitungen Datenleitungen und Refresh bereit. Ein programmierbares Bit wählt zwischen 2 x 4416 (16K) oder 8 x 4164 (64k total) für die Anzeige -RAMs aus. Das 128er System benutzt die 4416 und belegt dabei:

für Text: 2K; von 0000-07FF

Attribut: 2K; von 0800-0FFF

Charakter: 2K; von 2000 - 2800

Externe Register

Der 8563 ist im 128er System ausschließlich über 2 Register zugänglich. Diese 2 Reg. sind indirekte Register, die programmiert werden müssen, um auf die 37 internen Register zugreifen zu können. Das erste dieser zwei indirekten Register, das Statusregister, steht bei D600. Bit 0-4 dieses Registers bilden beim Schreiben die Adressen für den Zugriff auf die internen Register.

Bit 6 entscheidet über die Gültigkeit von Light Pen Adressen ein high bedeutet: zugelassen.

Das 7. Bit dieses Registers ist low, während die Anzeige aktualisiert wird und high, wenn eine neue Operation stattfinden kann.

Das 8. Bit zeigt an, ob die Abtastung gerade vertikal dunkelgesteuert wird (high) oder nicht (low).

Das andere Register ist das Datenregister. Seine Aufgabe ist das Schreiben und Lesen von Daten der internen Register.

Interne Register

Es gibt 37 interne Register, die in zwei Gruppen, Setupreg. und Displayregister, aufgeteilt sind.

Die Setupreg. werden benutzt, um den 8563 für NTSC, PAL oder andere Videostandards umzugestalten.

Die Displayregister werden zur Zeichen- und Farbdefinition des Bildschirms gebraucht.

Signalbeschreibung

Die Signale des 8563 können in drei Gruppen aufgeteilt werden:

Die CPU-Interface-Signale, die Bus-Verwaltung-Signale und die Video-Interface-Signale, die ein RGBI-Bild ermöglichen.

Die CPU-Verbindungen

- D_0-D_7 : Bidirektionaler Datenbus zwischen 8563 und 8502
PINs 10, 11 und 13-18
- CS: Chip select input. Eingang muß high sein für die Auswahl des Bausteins
PIN 4
- $\overline{\text{CS}}$: Chip select input. Eingang muß low sein für die Auswahl des Bausteins.
PIN 7
- $\overline{\text{RS}}$: Register Select input
High erlaubt das Lesen und Schreiben des ausgewählten Datenregisters. Low erlaubt das Lesen des Statusregisters und das Schreiben in das Adressregister.

Im 128er System ist diese Leitung mit A_0 verbunden.
PIN 8
- R/W: Diese Leitung kontrolliert die Datenrichtung des Datenbusses.
PIN 9
- $\overline{\text{INIT}}$: Eingang zum Löschen interner Kontroll-Zwischenspeicher, der dem Chip gestattet, der Einschalt routine entsprechend zu arbeiten. Im 128er mit RES verbunden.
Low aktiv!
PIN 23
- DSPEN: Display-Freigabe-Ausgang: NC
PIN 19
- $\overline{\text{RES}}$: Dieser Eingang setzt alle internen Abtastzähler zurück, jedoch keine Kontrollregister. Beim 128er nicht aktiv benutzt.
PIN 22
- TEst: BEim 128er nach Masse verbunden.
PIN 24

Die Busverwaltung

Diese Gruppe von Signalen werden im 8563 generiert und dienen zur Verwaltung der Video-DRAMs.

- \overline{DD}_0 - \overline{DD}_7 : Bidirektionaler Datenbus des unabhängigen Display-DRAMs.
PIN 34-36 + 38-42
- \overline{DA}_0 - \overline{DA}_7 : Multiplexer-Adressbus des eigenen Video-Speichers.
PIN 26-33
- $\overline{DR/W}$: Read/Write-Signal für eigenen Video-Speicher.
PIN 21
- \overline{RAS} : Row-Adressimpuls für Video-DRAMs
PIN 47
- \overline{CAS} : Column-Adressimpuls für Video-DRAMs.
PIN 48

Die Videoverbindungen

- \overline{DCLK} : Video-DOT-Clock, bestimmt die Bildpunktbreite und wird als interne Zeitbasis verwendet, z. B. als Zeichentakt und DRAM-Timing
PIN 2
- CCLK: Charakter Clock: NC
PIN 1
- LPEN: Input für Light Pen
Ein positiver Anstieg an diesem Eingang speichert die vertikale und horizontale Position des aktuellen Zeichens zwischen.
PIN 25
- HSYNC: Horizontalsynchronisation
Voll intern programmierbar.
PIN 3
- VSYNC: Vertikalsynchronisation
Ebenfalls voll programmierbar.
PIN 20
- RGBI: Die Bildpunkt-Datenausgänge; 4 Bit-Code für jeden einzelnen Bildpunkt. Enthält die Farb- und Intensitätsinformation, um 16 Farben oder Grautöne anzuzeigen.
PIN 43-46

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
R00	Horizontal Total							
R01	Horizontal Displayed							
R02	Horizontal Sync Position							
R03	Vertical Sync Width				Horizontal Sync Width			
R04	Vertical Total							
R05	Vertical Total Adjust							
R06	Vertical Displayed							
R07	Vertical Sync Position							
R08	Interlace Mode							
R09	Character Total Vertical							
R10	Cursor Mode				Cursor Start Scan Line			
R11	Cursor End Scan Line							
R12	Display Start Address (High)							
R13	Display Start Address (Low)							
R14	Cursor Position (High)							
R15	Cursor Position (Low)							
R16	Light Pen Vertical							
R17	Light Pen Horizontal							
R18	Update Location (High)							
R19	Update Location (Low)							
R20	Attribute Start Address (High)							
R21	Attribute Start Address (Low)							
R22	Character Total Horizontal				Character Displayed Horizontal			
R23	Character Total Vertical				Character Displayed Vertical			
R24	Copy/Fill	Rev Screen	Blink Rate	Vertical Smooth Scroll				
R25	Graph/Text	Attr Enb	Softgraph	Pixel Obf	Horizontal Smooth Scroll			
P26	Foreground Color				Background Color			
R27	Address Increment per Row							
R28	Character Set Address				4164/4416			
R29	Underline Scan Line							
R30	Word Count (Count-1)							
R31	CPU Read/Write Data							
R32	Block Copy Source Address (High)							
R33	Block Copy Source Address (Low)							
P34	Display Enable Begin							
P35	Display Enable End							
R36	DRAM Refresh per Scan Line							

Figure 8-1. 8563 Register Map

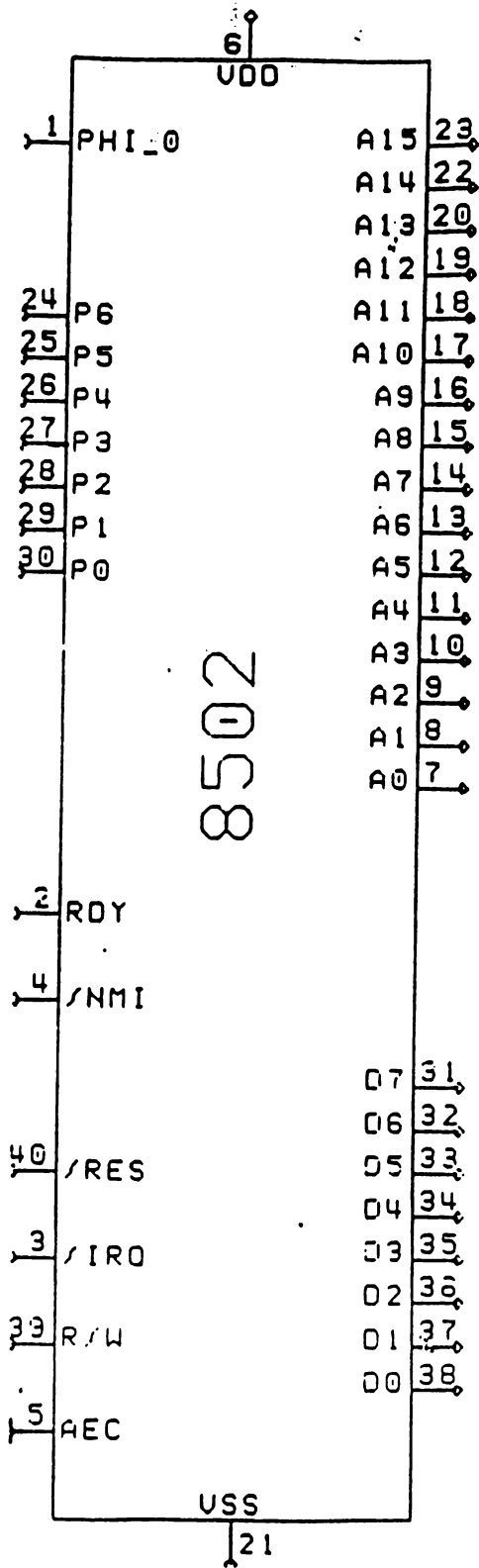


Figure 3-2. The 8502 Microprocessor

Allgemeine Beschreibung

Der 8502 entspricht dem 6510 bzw. 6502. Sowohl im 128er- als auch im 64er-Modus wird der 8502 Prozessor verwendet. Er ist voll Software-Kompatibel zum 6510, daher auch zum 6502, wobei der 8502 zusätzlich einen Cassettenport besitzt. Außerdem ist es möglich, den Systemtakt auf 2 MHz zu fahren.

Signal-Beschreibung

- ° Clock ($\bar{\Phi}$): Systemtakt für zwei Geschwindigkeiten
TTL Eingang
- ° Adressbus (A_0-A_{15}) TTL Ausgänge
- ° Datenbus (D_0-D_7): Bidirektionaler Datenbus mit
Tristate Ausgängen
- ° Reset: Eingang zum Starten des Prozessors nach dem
Einschalten der Betriebsspannung.

Nach einer Systeminitialisierungszeit von 6 Zyklen wird der maskierte Interrupt gesetzt und der Prozessor lädt den Programmzähler mit dem Inhalt der Speicherstellen FFFC und FFFD.

Dies sind die Startadressen der Programmsteuerung. Nachdem die Betriebsspannung 4,75 Volt erreicht hat, muß Reset für mindestens 2 Zyklen auf low gehalten werden. Zu diesem Zeitpunkt wird die R/W Leitung aktiv.

- ° IRQ: TTL-Eingang, fordert eine Interruptfolge vom Prozessor. Der Prozessor arbeitet erst seinen momentanen Zyklus ab, bevor er die Anforderung zur Kenntnis nimmt. Zu diesem Zeitpunkt wird die Interruptmaskierung im Status Register überprüft; ist die Interruptmaskierung nicht gesetzt, wird der Prozessor die Interruptfolge ausführen. Der Programmzähler und das Statusregister werden auf dem Stapel gespeichert und das Interruptbit wird gesetzt, so daß kein anderer Interrupt stattfinden kann. Der Prozessor wird dann den Programmzähler mit dem Inhalt der Speicherstellen FFFE und FFFF laden.
- ° NON-MASKABLE INTERRUPT REQUEST NMI: TTL Eingang; negative Flanke fordert Interruptfolge vom Prozessor. Der Prozessor arbeitet den momentanen Zyklus ab, bevor er die Anforderung zur Kenntnis nimmt.

Der Programmzähler und das Status Register werden dann auf dem Stapel gespeichert. Danach lädt der Prozessor den Programmzähler mit dem Inhalt der Speicherstellen FFFA und FFFB. Weil der NMI nicht maskierbar ist, muß gewährleistet sein, daß der NMI nicht zu einem Systemabsturz führt.

- AEC: ADDRESS ENABLE CONTROL
Der Adressbus ist nur während AEC= high nutzbar. Low: der Adressbus ist im hochohmigen Zustand.
- I/O PORT (P0 P 6): Bidirektionale Tore, die einen direkten Datentransfer vom und zum Prozessor erlauben. Das Datenregister befindet sich an der Speicherstelle 0001 und das Datenrichtungsregister bei 0000.
- R/W: TTL-Ausgang vom Prozessor, dient zur Steuerung der Datenrichtung zwischen Prozessor und dem Speicher.
High: Lesen Low: Schreiben.
- RDY: TTL-Eingang. Der Prozessor arbeitet während RDY high ist. Ist RDY low, wird der Prozessor seinen augenblicklichen Befehl abarbeiten; ebenso folgende Befehle, soweit es Schreibzyklen sind.

Beim nächsten Lesezyklus hält der Prozessor an, um in den Tristatezustand zu gehen und einen Zugriff auf dem Systembus zu ermöglichen.

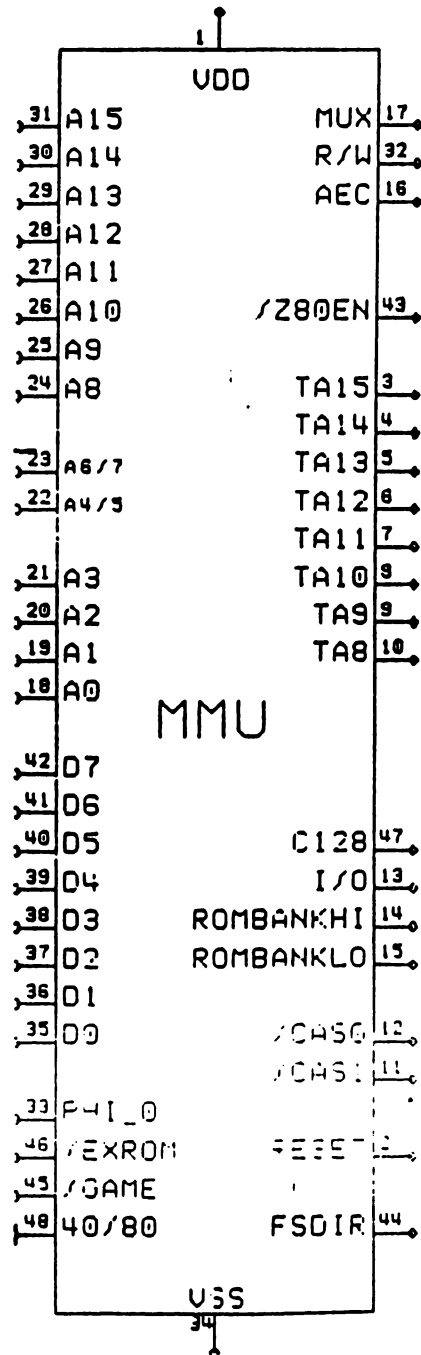


Figure 6-3. The Memory Management Unit

Die Speicherverwaltung der MMU ist im Handbuch im Anhang B genau beschrieben. Deshalb hier nur die PIN-Belegung

8722

MMU-PIN Beschreibung

- ° A_0 , A_3 , A_8 - A_{15} : Adressen vom Mikroprozessor
PIN 18-21 bzw. 24-31
- ° $A_{4/5}$, $A_{6/7}$: Kombinierte Adressen vom Mikroprozessor, die zusammen mit den oben genannten Adressen gebraucht werden, jedoch zusammengefaßt wurden, um die PIN-Anzahl niedrig zu halten.
PIN 22 und 23
- ° PHI_0 : Vorbereitungstakt: Wird für den frühen Übergang der Steuersignale bei Schreiboperationen benutzt.
- Ansteigende Flanke: Prozessoradresse ist gültig
Abfallende Flanke: Daten sind gültig
PIN 33
- ° R/W: Kontrollsignal Read/Write.
Dieser Eingang ist high, wenn der Prozessor liest, low wenn er schreibt.
PIN 32
- ° Reset: System Reset.
PIN 2
- ° AEC: Kontrollsignal für Adressbusfreigabe. Zeigt an, ob der 8502 Prozessor oder der VIC Zugriff auf den geteilten Bus hat. Low: VIC aktiv.
PIN 16
- ° MUX: Speicher-Multiplex-Signal zur Taktung der verschiedenen Sektionen der MMU
PIN 17
- ° Vdd: + 5 V
PIN 1
- ° V_{SS} : System Ground
PIN 34
- ° D_0 - D_7 : Dateneingänge von Mikroprozessor kommend
PIN 35-42

- EX ROM: Diese Leitung wird im 64er Modus als EXROM-Leitung, im 128er -Modus als Erweiterungskontrolleitung verwendet.
PIN 46
- GAME: 64er Modus: Fragt die Game-Leitung ab.
128er-Modus: Farbspeicherbank-Kontrolle
PIN 45
- Sense 40/80: Eingang zur Abfrage des 40/80 Zeichen Schalters
PIN 48
- FSDIR: Ausgang zur Richtungskontrolle der Daten auf dem seriellen Diskbus
PIN 44

- TA₈-TA₁₅: Umgesetzte Tri-State Adressbusausgänge

Hochohmig für VIC-Zyklen während AEC; umgesetzte physikalische Adressen für den multiplexten Adressbus und den geteilten statischen Bus.

TA₈ bis TA₁₁ gehen in den Tri-State Zustand während der VIC -Phase (AEC low)
PIN 3-10

- MS₀-MS₁: Entspricht ROMBANK₀ und ROMBANK₁; diese Ausgänge kontrollieren ROM Banking für alle ROM-Plätze.
Beide low: System-ROM ausgewählt

MS₀ low MS₁ high: Funktion-ROM ausgewählt. MS₀ high,

MS₁ low: Externes Funktion-ROM ausgewählt.

Beide high: Auswahl von evtl. RAM Erweiterungen

Im 64er Modus ignoriert die PLA diese beiden Leitungen

PIN 14, 15

- I/O Ausgang für die I/O Auswahl im 128er-Modus, zeigt den Zustand des I/O Bits an. Im 64 ständig high und von PLA ignoriert.
PIN 13. MS₂

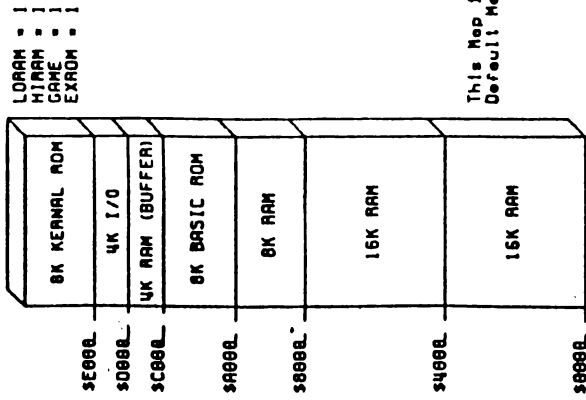
- C 128: Ausgang, der das System anweist im 128er oder 64er-Modus zu arbeiten. Low: 64er-Modus
high: 128er-Modus

PIN 47. MS₃

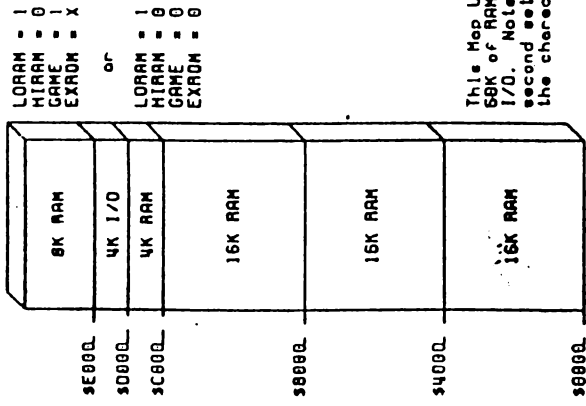
- $\overline{Z80EN}$: Ausgang für Z-80 Freigabe bzw. 8502 Abschaltung
Low: Z-80-Modus
High: Alle anderen Modi
PIN 43

- $\overline{CAS_0} - \overline{CAS_1}$: CAS_0 gibt die erste Bank von 64KB frei,
 CAS_1 die zweite Bank von 64 KB
PIN 11, 12

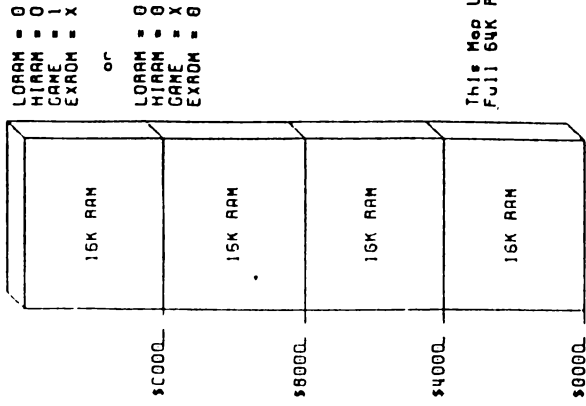
MEMORY ARCHITECTURE (Continued)



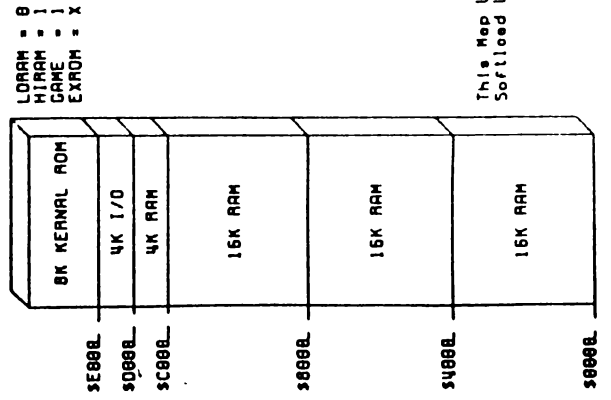
This Map is the Default Memory Map



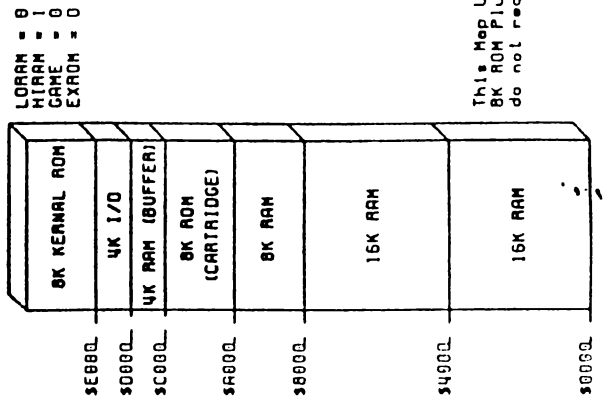
This Map Used For 69K of RAM and I/O. Note that the second setup removes the character ROM.



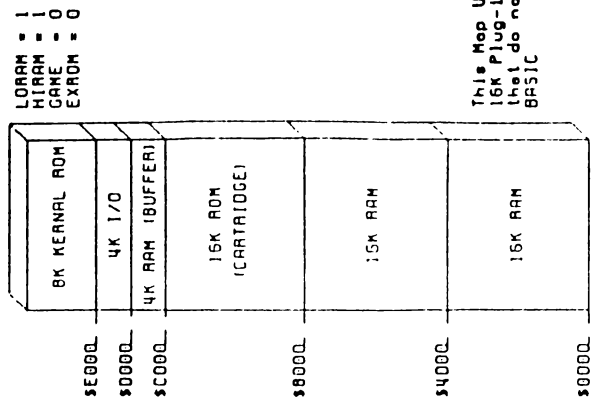
This Map Used For Full 64K RAM



This Map Used For Softload Languages



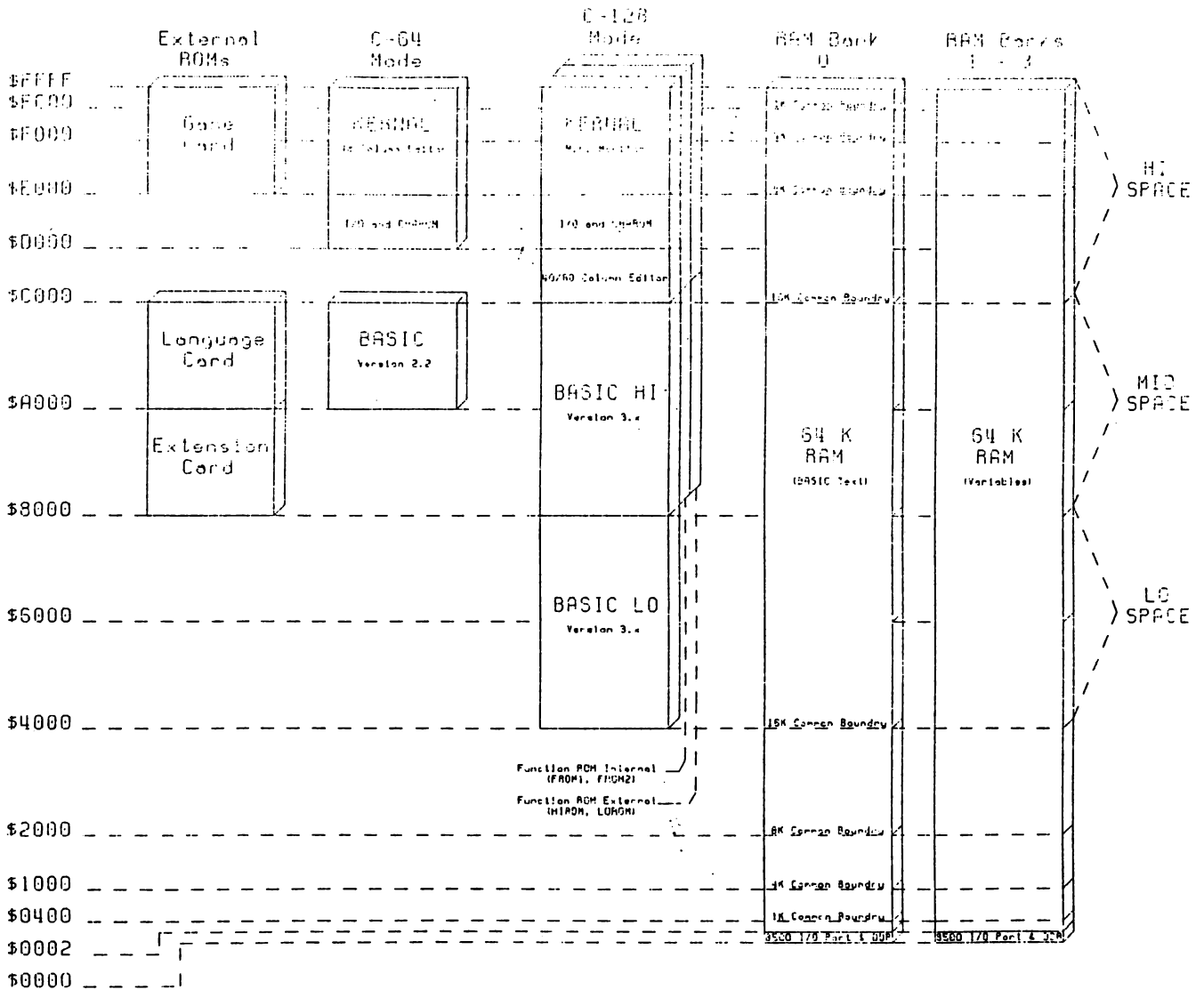
This Map Used For 8K ROM Plug-ins that do not require BASIC



This Map Used For 16K Plug-in ROM that do not require BASIC

MEMORY ARCHITECTURE

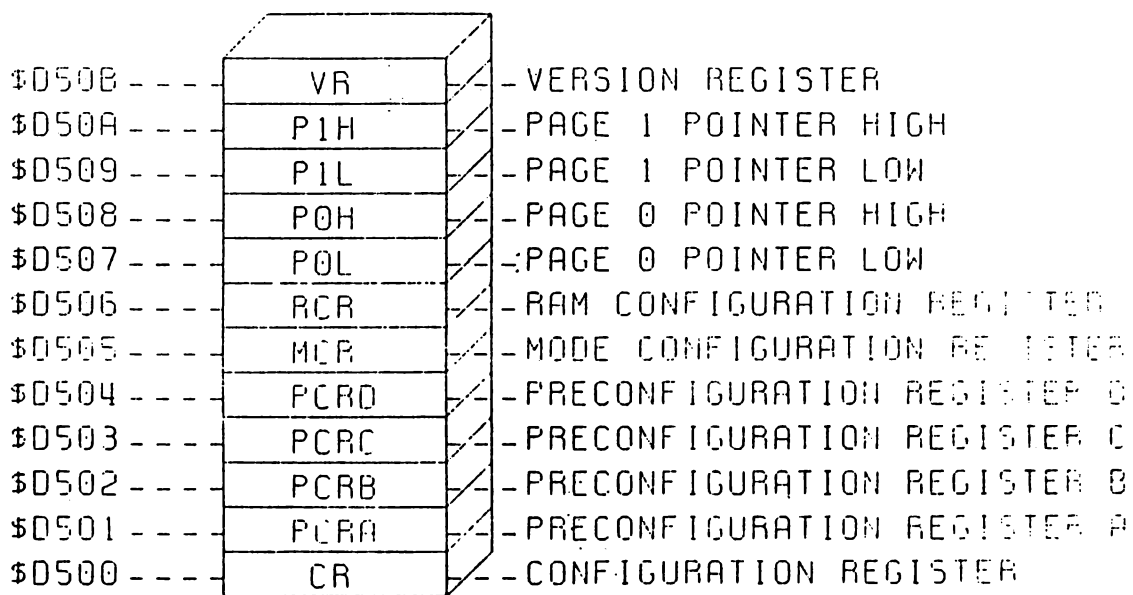
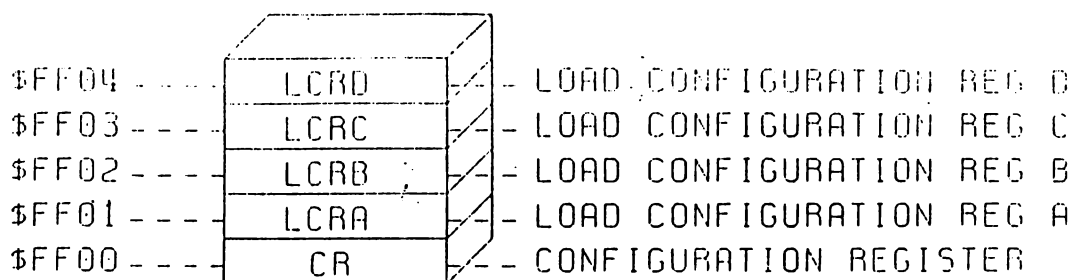
FOLD OUT SCHEMATIC PAGES 64-67 FOR EASY REFERENCE.



C128 Memory Map

C128 ROM Memory Organization

The memory map is an important consideration in maintaining C64 compatibility. The standard map is shown for the C64 mode. The C128 basically becomes a C64 when in C64 mode.

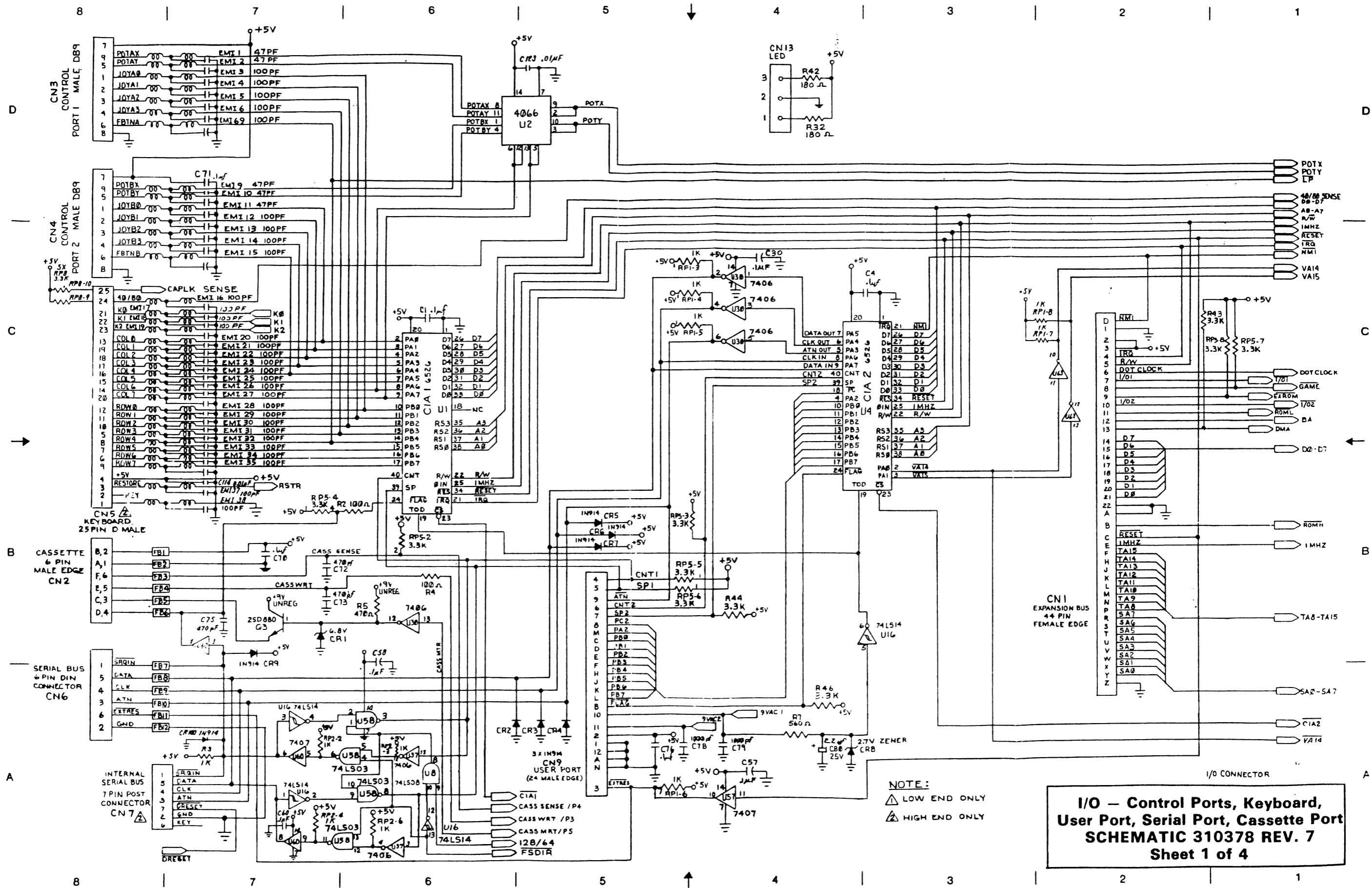


MMU Register Map

PROGRAMMED LOGIC ARRAY (Continued)

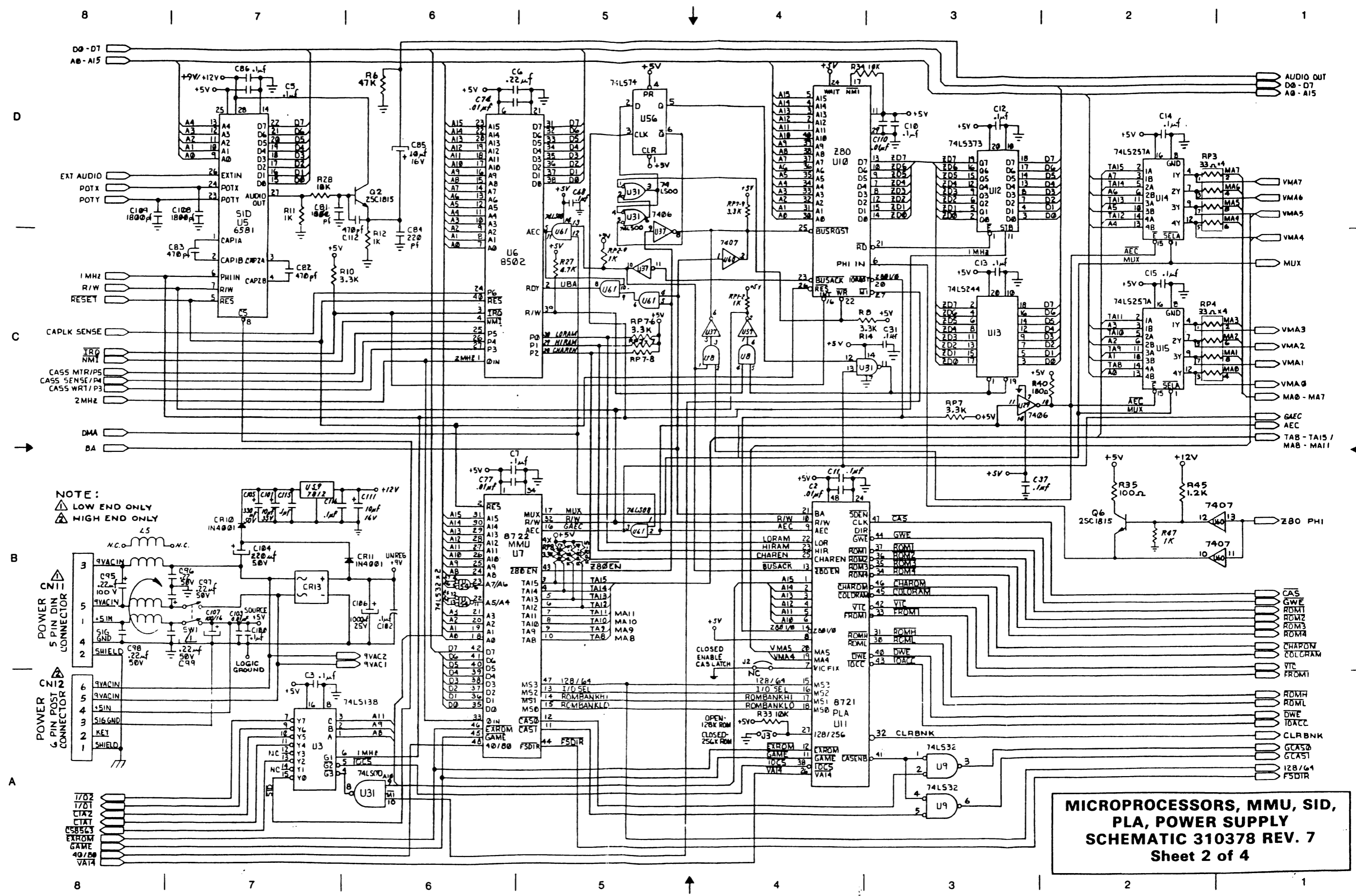
**315012-01
PROGRAMMABLE LOGIC ARRAY**

A15	1	48	VCC	1-6	A10-A15	Address input from 8502 microprocessor.
A14	2	47	CLK	7	VICFIX	Input to modify CASENB latching for VIC timer.
A13	3	46	CHAROM	8	DMAACK	DMA Acknowledge input pulled high in C128 system.
A12	4	45	COLRAM	9	AEC	Address Enable Control input from VIC.
A11	5	44	GWE	10	R/W	Read/Write Input from 8502 microprocessor.
A10	6	43	I/O ACC	11	GAME	Input from the expansion port indicating an external ROM in C64 mode. Unused in C128 mode.
VICFIX	7	42	VIC	12	EXROM	Input from the expansion port indicating an external ROM in C64 mode. Unused in C128 mode.
DMAACK	8	41	CASENB	13	Z80EN	Input from the Z80 BUSACK line indicating Z-80 relinquishes the bus.
AEC	9	40	DWE	14	Z80 I/O	Z80 input requesting I/O.
R/W	10	39	DIR	15	64/128	High input sets C128 mode.
GAME	11	38	I/O CS	16	I/O SE	I/O select input from MMU.
EXROM	12	37	ROM 1	17,18	ROMBANKLO	Input from MMU to indicate ROM bank status.
Z80 EN	13	36	ROM 2	19,20	ROMBANKHI	Input from VIC multiplexed address.
Z80 I/O	14	35	ROM 3	21	VMA4,VMA5	Bus Available Input from VIC.
64/128	15	34	ROM 4	22,	LORAM	Memory configuration signals input from 8502 port. They are used for C64 mode memory mapping and C128 mode extensions.
I/O SE	16	33	FROM	23,	HIRAM	Ground
ROMBANKHI	17	32	CLRBNK	24	CHAREN	VIC address 14 input from the 6526. Selects v map in C64 mode.
ROMBANKLO	18	31	ROM H	25	VSS	Input line to indicate whether 128K or 256K ROM are installed in the system. High for 128K, low 256K.
VMA4	19	30	ROM L	26	VA14	No connection.
VMA5	20	29	SDEN	27	128/256	SD enable output used to enable the buffer between the data bus and the S DATA bus.
BA	21	28	N/C	28	N/C	Active low outputs. They are the chip selects expansion ROMs.
LORAM	22	27	128/256	29	SDEN	Output for color RAM bank select.
HIRAM	23	26	VA14	30,31	ROM L, ROM H	Function ROM chip select output. Active low ROM chip selects for operating system ROM.
VSS	24	25	CHAREN	32	CLRBNK	Active low output.
				33	FROM	Active low output used as I/O chip select. Enable external decoder for CIA1 and 2, I/O 1 and and 8563.
				34-37	ROM 1-4	Data Bus Direction control output for the Data S Data buffer.
				38	I/O CAS	Active low output for DRAM write enable. MUX latches the output in the PLA.
				39	DIR	RAM Column Address Strobe Enable. Used to enable CAS outputs from MMU. The active low output is latched by MUX in the PLA.
				40	DWE	Active low output to select the VIC chip select.
				41	CASENB	Indicates access to a 1 MHz part, typically an 8563 part. Used by the VIC to stretch the 2 MHz signal.
				42	VIC	Active low output used as write enable for color RAM.
				43	I/O ACC	Color RAM chip select, valid for MPU and VIC.
				44	GWE	Character ROM chip select, valid for MPU and VIC.
				45	COLRAM	Common clock input from VIC.
				46	CHAROM	5VDC input.
				47	CLK	
				48	VCC	

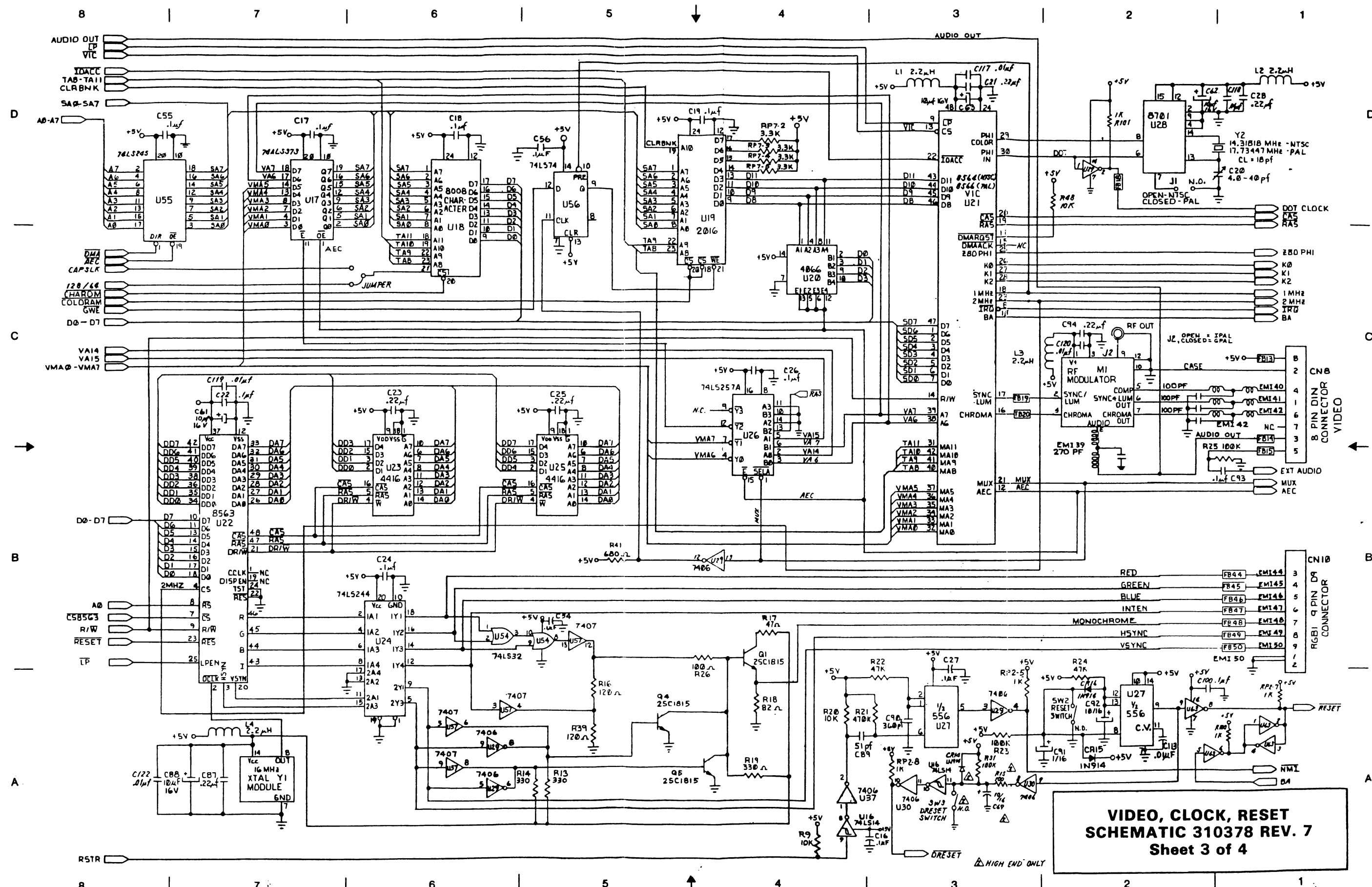


NOTE:
 ▲ LOW END ONLY
 ▴ HIGH END ONLY

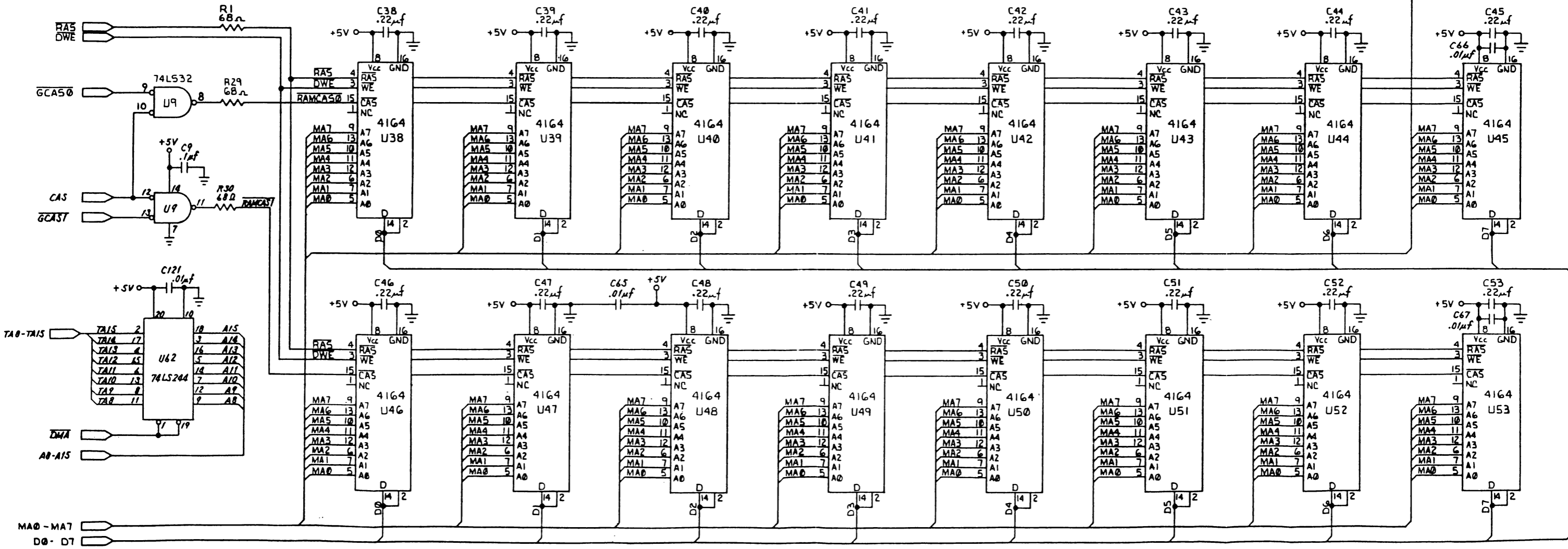
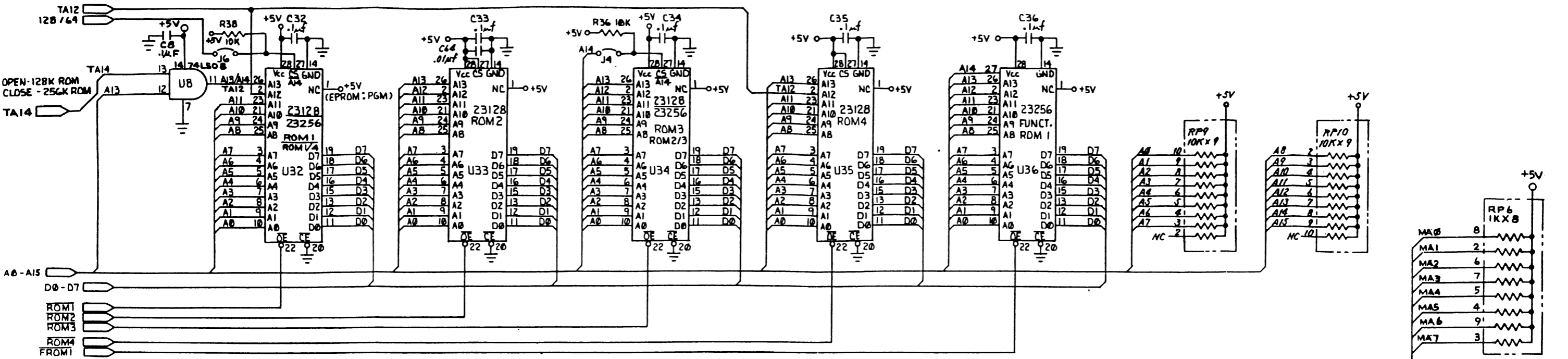
I/O - Control Ports, Keyboard, User Port, Serial Port, Cassette Port
 SCHEMATIC 310378 REV. 7
 Sheet 1 of 4



MICROPROCESSORS, MMU, SID, PLA, POWER SUPPLY SCHEMATIC 310378 REV. 7 Sheet 2 of 4



**VIDEO, CLOCK, RESET
SCHEMATIC 310378 REV. 7
Sheet 3 of 4**



**RAM, ROM
SCHEMATIC 310378 REV. 7
Sheet 4 of 4**



This was brought to you

from the archives of

<http://retro-commadore.eu>